

PCT

PCT/JP2004/009832

16. 7. 2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

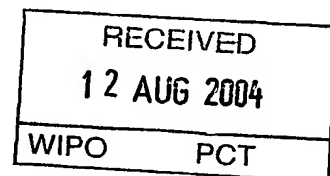
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 3 年 7 月 1 0 日

出 願 番 号
Application Number: 特 願 2 0 0 3 - 2 7 2 9 0 1
[ST. 10/C]: [J P 2 0 0 3 - 2 7 2 9 0 1]

出 願 人
Applicant(s): 日 本 電 気 株 式 会 社

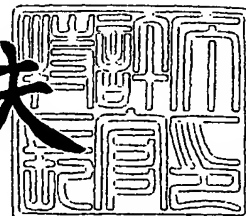


PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1 (a) OR (b)

2 0 0 4 年 2 月 2 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 1 1 8 8 1

【書類名】 特許願
【整理番号】 35600273
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/66
H01L 23/32
G01R 31/26

【発明者】
【住所又は居所】 東京都港区芝五丁目 7 番 1 号
株式会社内
【氏名】 木下 靖
【特許出願人】
【識別番号】 000004237
【氏名又は名称】 日本電気株式会社
【代理人】
【識別番号】 100109313
【弁理士】
【氏名又は名称】 机 昌彦
【電話番号】 03-3454-1111
【選任した代理人】
【識別番号】 100085268
【弁理士】
【氏名又は名称】 河合 信明
【電話番号】 03-3454-1111
【選任した代理人】
【識別番号】 100111637
【弁理士】
【氏名又は名称】 谷澤 靖久
【電話番号】 03-3454-1111
【手数料の表示】
【予納台帳番号】 191928
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0213988

日本電気株

【書類名】 特許請求の範囲**【請求項 1】**

内部に一つ以上の電源電圧に対応するデカップリングコンデンサが内蔵されているプリント基板と、このプリント基板を重ね合わせて一体化するポゴピン支持筐体部と、前記プリント基板に開けられたスルーホールと前記ポゴピン支持筐体部に開けられた筐体穴との穴位置を一致させた貫通穴に挿入されるポゴピンとからなり、前記プリント基板はBGAパッケージに組み込まれたLSIのテストの際にBGAパッケージと対面するポゴピン支持筐体部の上面側に配置されていることを特徴とするBGA用LSIテストソケット。

【請求項 2】

前記プリント基板内には、一つ以上の電源電圧にそれぞれ対応した電源層及び一つのGND層が形成され、この電源層とGND層間の静電容量を利用してデカップリングコンデンサが形成されていることを特徴とする請求項1記載のBGA用LSIテストソケット。

【請求項 3】

前記プリント基板は、信号用ポゴピンが挿入されるスルーホール以外の電源用ポゴピン及びGND用ポゴピンが挿入されるスルーホール内面にメッキ層が形成されていることを特徴とする請求項1記載のBGA用LSIテストソケット。

【請求項 4】

前記ポゴピン支持筐体部は非導電性材料からなり、筐体穴内面にはメッキ層が形成されていないことを特徴とする請求項1記載のBGA用LSIテストソケット。

【請求項 5】

前記電源層は電源用ポゴピンが挿入されるスルーホール内面のメッキ層と電氣的に接続され、また、前記GND層はGND用ポゴピンが挿入されるスルーホール内面のメッキ層と電氣的に接続されていることを特徴とする請求項2又は3記載のBGA用LSIテストソケット。

【請求項 6】

内部に一つ以上の電源電圧に対応するデカップリングコンデンサが内蔵されているプリント基板と、このプリント基板を重ね合わせて一体化するポゴピン支持筐体部と、前記プリント基板に開けられたスルーホールと前記ポゴピン支持筐体部に開けられた筐体穴との穴位置を一致させた貫通穴に挿入されるポゴピンとからなり、前記プリント基板はBGAパッケージに組み込まれたLSIのテストの際にテストボードと対面するポゴピン支持筐体部の下面側に配置されていることを特徴とするBGA用LSIテストソケット。

【請求項 7】

前記プリント基板内には、一つ以上の電源電圧にそれぞれ対応した電源層及び一つのGND層が形成され、この電源層とGND層間の静電容量を利用してデカップリングコンデンサが形成されていることを特徴とする請求項6記載のBGA用LSIテストソケット。

【請求項 8】

前記プリント基板は、信号用ポゴピン、電源用ポゴピン及びGND用ポゴピンが挿入されるすべてのスルーホール内面にメッキ層が形成されていることを特徴とする請求項6記載のBGA用LSIテストソケット。

【請求項 9】


前記ポゴピン支持筐体部は非導電性材料からなり、筐体穴内面にはメッキ層が形成されていないことを特徴とする請求項6記載のBGA用LSIテストソケット。

【請求項 10】

前記電源層は電源用ポゴピンが挿入されるスルーホール内面のメッキ層と電氣的に接続され、また、前記GND層はGND用ポゴピンが挿入されるスルーホール内面のメッキ層と電氣的に接続され、一方、信号用ポゴピンが挿入されるスルーホール内面のメッキ層は電源層及びGND層と電氣的に接続されていないことを特徴とする請求項7又は8記載のBGA用LSIテストソケット。

【請求項 11】

前記ポゴピンは、それぞれ対応するプリント基板のスルーホールにポゴピンの下部を挿入



しメッキ層を介して半田付けにより固定されていることを特徴とする請求項8記載のBG
A用LSIテストソケット。

【書類名】 明細書

【発明の名称】 BGA用LSIテストソケット

【技術分野】

【0001】

本発明は、BGA (Ball Grid Array) パッケージに組み込まれたLSIの検査の際に用いられるLSIテストソケットに関するもので、特に電気的パラメータ等を確認する場合に用いられるBGA用LSIテストソケットの構造に関するものである。

【背景技術】

【0002】

従来、高密度かつ多ピンであるBGAパッケージに組み込まれたLSIの選別テストを行なう際には、BGAパッケージの半田ボールに対して熱的、機械的なダメージを与えないようにLSIテストソケット（以下、LSIソケットと呼ぶ）が使用されている。この目的で使用されるLSIソケットとしては、一般にポゴピンタイプとシートタイプの二つに大別されている。

【0003】

ポゴピンはバネピンもしくはスプリングプローブピンとも呼ばれ、図5の断面図に示すように、ポゴピン001は、ピン002、バネ003、支持部004の三つの部品から構成されている。このポゴピンを用いたポゴピンタイプのLSIソケットは、コイル状のバネ構造が樹脂筐体により保持されたピンとともに設けられ、このピンの上下を押さえることにより電気的な接続を実現している。

【0004】

図6(a)、(b)と図7(a)、(b)は、それぞれポゴピンを使用した従来のBGA用LSIソケットの構造を示す断面図である。まず、図6(a)、(b)のように、このLSIソケットは、ポゴピン001とポゴピン支持筐体部005とを組み合わせで構成されている。すなわち、LSIソケットの構造としては、樹脂などの非導電性材質であるポゴピン支持筐体部005の上側もしくは下側からポゴピン001を筐体穴010に挿入する構造となっている。

【0005】

図6(a)はポゴピン001をポゴピン支持筐体部005の下側から筐体穴010に挿入し固定する場合であり、ストッパー006がポゴピン支持筐体部005の上側に設置されている。一方、図6(b)は上側から挿入し固定する場合であり、ストッパー006がポゴピン支持筐体部005の下側に設置されている。

【0006】

また、図7(a)は図6(a)の構造のLSIソケットをテストボード009に設置した場合であり、図7(b)は図6(b)の構造のLSIソケットをテストボード009に設置した場合である。いずれの場合も、BGAパッケージに封入されたLSIの半田ボール007の位置に対応して配置されているポゴピン001は、LSIソケットが搭載されるテストボード009上の配線パッド008を機械的に上から押しつけることで電気的接続を実現している。一般的にこのタイプのLSIソケットは、構造が単純なため価格が安いこと、機械的強度が大きく繰り返し使用が可能であることなどが利点となっている。

【0007】

一方、シートタイプLSIソケットは導電性のシートを用いるものであり、シートのタイプとして金属細線埋め込みタイプと導電性ゴムタイプがある。シートタイプは前述のポゴピンタイプに比べてピン長を短くできるので、高周波特性に優れている点が利点である。しかし、酸化金属の削れによるゴミの発生が多く、シートも高価でランニングコストが大きいという問題があり、さらに、接触表面に酸化金属が付着するため接触抵抗が大きくなるという問題がある。

【0008】

また、これらいずれのタイプのLSIソケットを使用する場合でも、近年のLSIの高周波かつ大電源電流動作に伴い、きわめて重要な問題点が浮上してきている。それは、テ

ストするべきLSIの大幅な性能向上に伴ってテスト周波数が高くなり、BGAパッケージに組み込まれたLSIのテスト条件がGHzオーダーの高周波領域数で行われるようになってきている。そのため、きわめて大きな電源電流が生じてしまい、LSIの電源及びGNDの電位変動が起りやすくなってきていることである。また、LSIの選別テストに際しては、LSIの動作に必要な電源をLSIから遠く離れたテストから供給するため、BGAパッケージ近傍では品質のよい電源を供給できにくくなっている問題もある。

【0009】

このため、テストをするBGAパッケージの最近傍にコンデンサを配置することができないと、LSIの高周波動作による電源電流が生じ、テスト基板の電源及びGNDの電位を変動させてしまい、BGAパッケージに組み込まれたLSIの安定動作を確保することが困難となってしまう。

【0010】

しかしながら、これとは別に従来のLSIソケットでは、BGAパッケージの近傍で電源及びGNDの電位変動の揺れを緩和するためのデカップリングコンデンサの取り付けができなくなっているという本質的な問題がある。それは、LSIの入出力信号、電源及びGNDの電極数が集積度の向上により従来に比べて増加していること、BGAパッケージの小型化によりBGAパッケージにおける電極間の間隔が狭くなり電極が密集すること、などが原因である。また、テスト周波数がそれほど高くなくても、例えば、パラレル出力の本数が512本も有るようなLSIの場合、IOの同時動作時に非常に大きな瞬間電源電流が流れるという問題もある。

【0011】

上記の電源及びGNDの電位変動を緩和する手段として、例えば、シートタイプのLSIソケットにおいて、導電シートの片面側の複数電極を導電層で接続しこの導電層をシートに密着させて電源層とし、他面側の複数電極を導電層で接続しこの導電層をシートに密着させてGND層とすることで、導電シートをコンデンサとして使用するものである（例えば、特許文献1参照。）。これにより、LSIを組み込んだBGAパッケージの直下にパッケージサイズのコンデンサを配置でき、LSIの高周波動作の際に電源及びGNDに発生するノイズの影響を小さくすることができる。

【0012】

【特許文献1】特開2000-97991号公報（第3頁、第1-3図）

【発明の開示】

【発明が解決しようとする課題】

【0013】

上記した従来のシートタイプのLSIソケットは、その構造上きわめて実現が困難であるという問題、また、高価で繰り返し使用の安定性がないためランニングコストが大きいという問題、さらにはLSIソケット自体のコンタクト性の欠如などの問題があり、実際に量産レベルで繰り返し使用できるものではない。また、近年のLSIは複数の電源電圧を必要とするものが多く、シートタイプでは対応することができない。

【0014】

このため本発明は、入出力信号や電源及びGNDピン数が非常に多いBGAパッケージに封入されたLSIを高周波でテストする際に発生する問題を解決するためになされたもので、ソケットピンの交換が容易であり、かつ低コストで安定性の高いボゴピン構造でありながら、テストの際、BGAパッケージの近傍での電源及びGND電位の変動を緩和するデカップリングコンデンサを内蔵したボゴピンタイプのLSIソケットを提供することを目的とする。

【課題を解決するための手段】

【0015】

本発明のLSIソケットは、内部に一つ以上の電源電圧に対応するデカップリングコンデンサが内蔵されているプリント基板と、このプリント基板を重ね合わせて一体化するボゴピン支持筐体部と、前記プリント基板に開けられたスルーホールと前記ボゴピン支持筐

体部に開けられた筐体穴との穴位置を一致させた貫通穴に挿入されるポゴピンとからなり、前記プリント基板はBGAパッケージに組み込まれたLSIのテストの際にBGAパッケージと対面するポゴピン支持筐体部の上面側に配置された構造となっている。

【0016】

また、本発明のLSIソケットにおいて、前記プリント基板内には、一つ以上の電源電圧にそれぞれ対応した電源層及び一つのGND層が形成され、この電源層とGND層間の静電容量を利用してデカップリングコンデンサが形成されており、また、前記プリント基板は、信号用ポゴピンが挿入されるスルーホール以外の電源用ポゴピン及びGND用ポゴピンが挿入されるスルーホール内面にメッキ層が形成されており、一方、前記ポゴピン支持筐体部は非導電性材料からなり、筐体穴内面にはメッキ層が形成されていない。そして、前記電源層は電源用ポゴピンが挿入されるスルーホール内面のメッキ層と電氣的に接続され、また、前記GND層はGND用ポゴピンが挿入されるスルーホール内面のメッキ層と電氣的に接続された構造となっている。

【0017】

次に、もう一つの本発明のLSIソケットは、内部に一つ以上の電源電圧に対応するデカップリングコンデンサが内蔵されているプリント基板と、このプリント基板を重ね合わせて一体化するポゴピン支持筐体部と、前記プリント基板に開けられたスルーホールと前記ポゴピン支持筐体部に開けられた筐体穴との穴位置を一致させた貫通穴に挿入されるポゴピンとからなり、前記プリント基板はBGAパッケージに組み込まれたLSIのテストの際にテストボードと対面するポゴピン支持筐体部の下面側に配置された構造となっている。

【0018】

この、本発明のもう一つのLSIソケットにおいて、前記プリント基板内には、一つ以上の電源電圧にそれぞれ対応した電源層及び一つのGND層が形成され、この電源層とGND層間の静電容量を利用してデカップリングコンデンサが形成されており、また、前記プリント基板は、信号用ポゴピン、電源用ポゴピン及びGND用ポゴピンが挿入されるすべてのスルーホール内面にメッキ層が形成されており、一方、前記ポゴピン支持筐体部は非導電性材料からなり、筐体穴内面にはメッキ層が形成されていない。そして、前記電源層は電源用ポゴピンが挿入されるスルーホール内面のメッキ層と電氣的に接続され、また、前記GND層はGND用ポゴピンが挿入されるスルーホール内面のメッキ層と電氣的に接続され、一方、信号用ポゴピンが挿入されるスルーホール内面のメッキ層は電源層及びGND層と電氣的に接続されていない。そして、前記ポゴピンは、それぞれ対応するプリント基板のスルーホールにポゴピンの下部を挿入しメッキ層を介して半田付けにより固定された構造となっている。

【発明の効果】

【0019】

本発明によれば、BGA用のLSIソケット内にデカップリングコンデンサを内蔵したことによって、高周波で動作するLSIの電源電位変動を減少させることができ、安定した動作テストを行うことができる。また、デカップリングコンデンサの内蔵部とポゴピン支持筐体部が別層のパーツに分かれていることにより、良好な製造安定性及びテスト安定性を有するBGA用のLSIソケットを実現することができる。

【発明を実施するための最良の形態】

【0020】

次に、本発明の実施の形態について図面を参照して説明する。図1は本発明における第1の実施の形態を示すBGA用LSIソケットの構造分解図、図2は本発明における第1の実施の形態を示すBGA用LSIソケットの完成断面図である。

【0021】

図1に示すように、本発明のLSIソケット101は、プリント基板102、ポゴピン103、ポゴピン支持筐体部104の3つの部品から構成されている。プリント基板102には、印加される電圧値が異なる第1の電源ピン105と第2の電源ピン106、GN

Dピン107、信号ピン108用となるポゴピン103がそれぞれ挿入される複数のスルーホール109が設けられており、信号ピン108が貫通するスルーホール109以外の全てのスルーホール109内面にメッキ層116が形成されている。そして、プリント基板102内には、第1の電源層110と第2の電源層111、及びGND層112が形成されており、それぞれの層が対応する各ポゴピン用のスルーホール109内面のメッキ層116と電氣的に接続されている。

【0022】

この電源層110および111とGND層112間の静電容量を利用して、デカップリングコンデンサ113が形成される。なお、図1、2では2種類の電源ピンが図示されているが、印加される電圧の種類の数には制限はない。また、ポゴピン支持筐体部104には、プリント基板102のスルーホール109と対応する位置に同様の筐体穴114が設けられている。このポゴピン支持筐体部104の上面側にプリント基板102を重ねあわせ、図2に示すように接着材料を使用して圧着もしくは機械的に接合し、LSIソケット101の筐体として一体化する。なお、筐体穴114の内面にはメッキ層は形成されていない。

【0023】

そして、スルーホール109と筐体穴114の穴位置が一致している穴にポゴピン103を挿入することによって、最終的なLSIソケット101としての構造を実現している。なお、ポゴピン103はプリント基板102が設置された上面側から挿入され、ポゴピン支持筐体部104の筐体穴114の下部に形成されているストッパー115で固定される。ここで、プリント基板102内に形成されている第1、第2の電源層110、111及びGND層112とポゴピン103との電氣的接続は、ソケットピンの交換容易性を考慮してポゴピン103の導電性材料とスルーホール109内面のメッキ層116との機械的接触で実現している。

【0024】

このように構成された図2に示すLSIソケットを用いてテストを行う際は、BGAパッケージの半田ボール（図示せず）をポゴピン103の上部先端に接触させ、ポゴピン103の下部先端をテストボード（図示せず）のパッドに接触させ、ポゴピンのバネ力によって電氣的接触を実現している。

【0025】

以上の構造により、本実施の形態ではソケットピンの交換容易性と近年のLSIの複数電源に対応しつつ、BGAパッケージに封入されたLSI側に近い方にデカップリングコンデンサを内蔵したプリント基板が配置されるので、LSIソケットピンのインダクタンス成分の影響を受けることなく良好な特性を得ることができる。

【0026】

次に、本発明の第2の実施の形態について図面を参照して説明する。図3は第2の実施の形態におけるBGA用LSIソケットの構造分解図、図4は第2の実施の形態におけるBGA用LSIソケットの完成断面図である。

【0027】

図3に示すように、本発明のLSIソケット201は、ポゴピンの下部部品203A、プリント基板202、ポゴピンの上部部品203B、ポゴピン支持筐体部204の4つの部品から構成されている。プリント基板202には、印加される電圧値が異なる第1の電源ピン205と第2の電源ピン206、GNDピン207、信号ピン208用となるポゴピン203（203Aと203Bからなる）がそれぞれ挿入される複数のスルーホール209が設けられており、すべてのスルーホール209内面にメッキ層216が形成されている。そして、プリント基板202内には、第1の電源層210と第2の電源層211、及びGND層212が形成されており、それぞれの層が対応するポゴピン用のスルーホール209内面のメッキ層216と電氣的に接続されている。

【0028】

この電源層210及び211とGND層212間の静電容量を利用して、デカップリン

グコンデンサ 213 が形成される。なお、図 3、4 では 2 種類の電源ピンが図示されているが、印加される電圧の種類の数には制限はない。また、ポゴピン支持筐体部 204 には、プリント基板 202 のスルーホール 209 と対応する位置に同様の筐体穴 214 が設けられている。

【0029】

このプリント基板 202 のスルーホール 209 にポゴピンの下部部品 203A を挿入し、メッキ層 216 を介して半田付け処理することで固定する。次に、プリント基板 202 に固定されたポゴピンの下部部品 203A にバネ及びポゴピンの上部部品 203B をはめ込み、さらにポゴピン支持筐体部 204 をその上からかぶせるように設置する。この際、ポゴピンの上部部品 203B は筐体穴 214 の上部に設けられたストッパー 215 によって固定される。そして、図 4 に示すように、プリント基板 202 をポゴピン支持筐体部 204 の下側に配置してポゴピンの交換性を考慮してネジ止め（図示せず）などで固定し、LSI ソケット 201 の筐体として一体化する。

【0030】

以上の構造により、本実施の形態では、LSI 側から離れた方向にデカップリングコンデンサを内蔵したプリント基板が配置されることになるため LSI ソケットピンのインダクタンス成分の影響が多少発生することと、ソケットピンの完全な交換容易性は犠牲になるが、ポゴピンの下部導電部分とデカップリングコンデンサの電氣的な接続が良好となり、大電流が流れる用途に適した LSI ソケットとなる。

【産業上の利用可能性】

【0031】

本発明は、BGA パッケージに封入された LSI を高周波でテストする際に使用する LSI ソケットであって、ポゴピン構造を採用していることによって接触ピンの交換が可能で、かつ低コストで製造できるため、利用可能性が大きい。

【図面の簡単な説明】

【0032】

【図 1】 本発明の第 1 の実施形態における LSI ソケットの構造分解図である。

【図 2】 本発明の第 1 の実施形態における LSI ソケットの断面図である。

【図 3】 本発明の第 2 の実施形態における LSI ソケットの構造分解図である。

【図 4】 本発明の第 2 の実施形態における LSI ソケットの断面図である。

【図 5】 ポゴピンの断面図である。


【図 6】 従来の LSI ソケットの組み立て構造を説明する断面図で、図 6 (a) はポゴピンを下から挿入する場合、図 6 (b) はポゴピンを上から挿入する場合である。

【図 7】 従来の LSI ソケットの構造を示す断面図で、図 7 (a) はポゴピンを下から挿入した場合、図 7 (b) はポゴピンを上から挿入した場合である。

【符号の説明】

【0033】

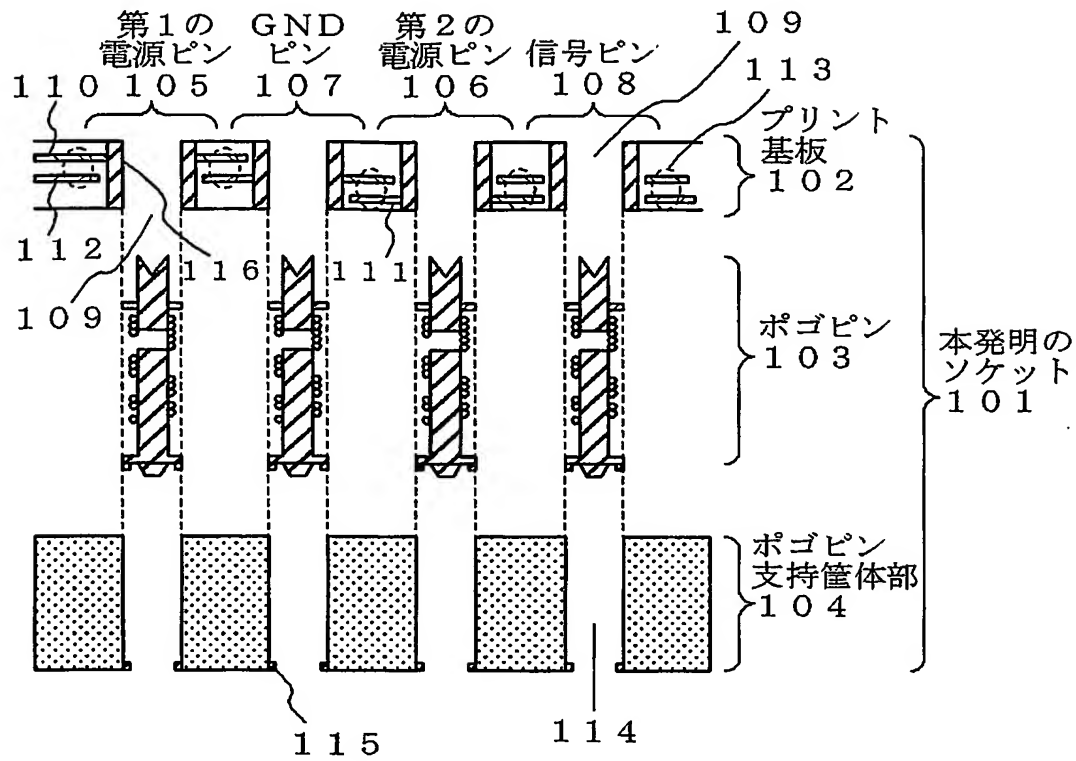
001	ポゴピン
002	ピン
003	バネ
004	支持部
005	ポゴピン支持筐体部
006	ストッパー
007	半田ボール
008	配線パッド
009	テストボード
010	筐体穴
101、201	LSI ソケット
102、202	プリント基板
103、203	ポゴピン



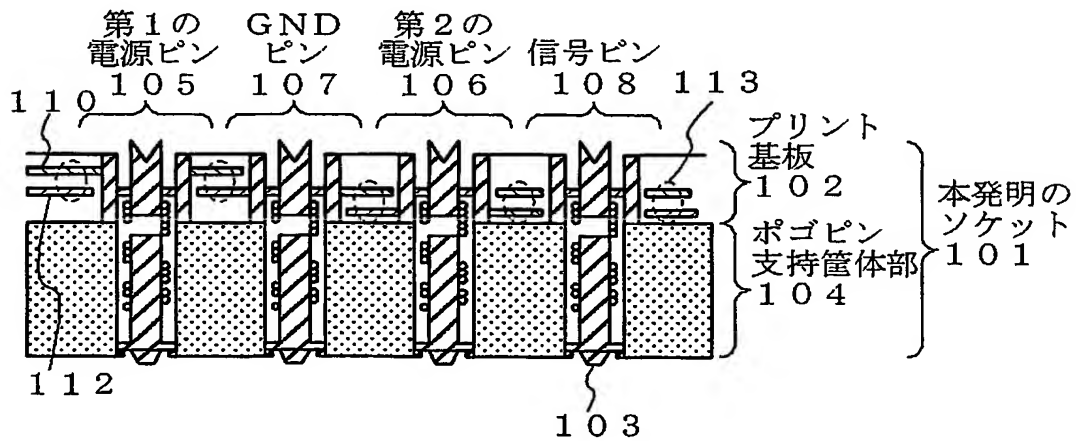
1 0 4、2 0 4	ポゴピン支持筐体部
1 0 5、2 0 5	第 1 の電源ピン
1 0 6、2 0 6	第 2 の電源ピン
1 0 7、2 0 7	GND ピン
1 0 8、2 0 8	信号ピン
1 0 9、2 0 9	スルーホール
1 1 0、2 1 0	第 1 の電源層
1 1 1、2 1 1	第 2 の電源層
1 1 2、2 1 2	GND 層
1 1 3、2 1 3	デカップリングコンデンサ
1 1 4、2 1 4	筐体穴
1 1 5、2 1 5	ストッパー
1 1 6、2 1 6	メッキ層
2 0 3 A	ポゴピンの下部部品
2 0 3 B	ポゴピンの上部部品

【書類名】 図面

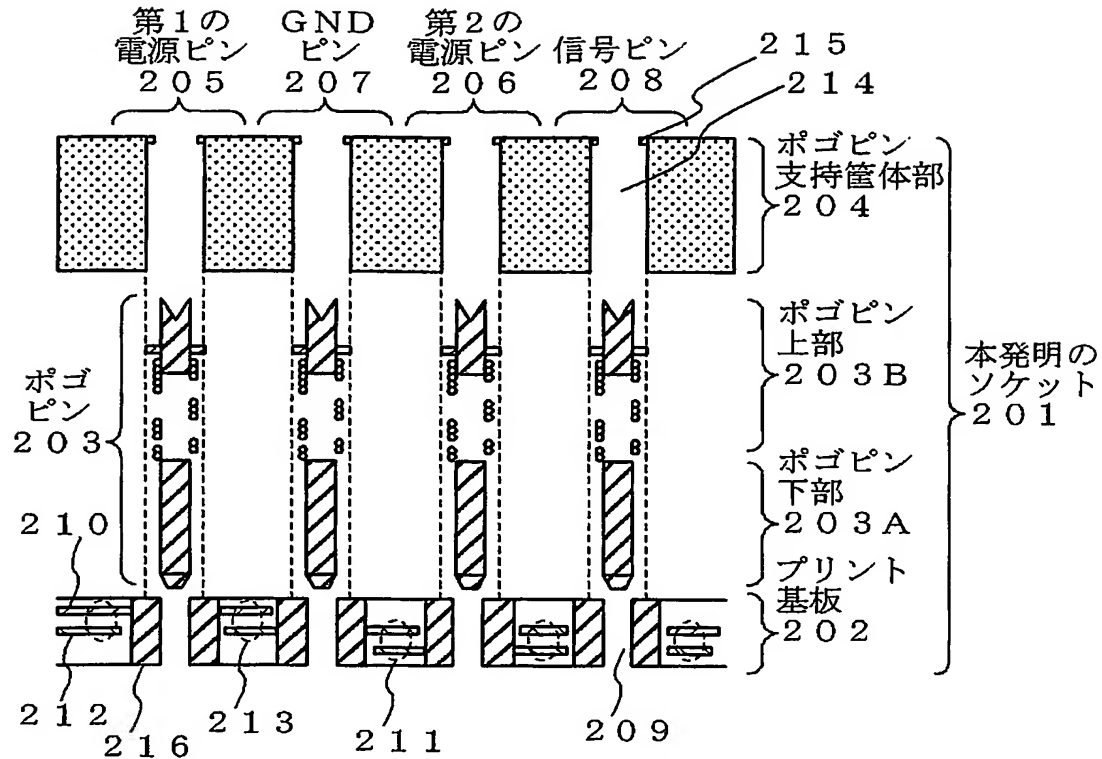
【図 1】



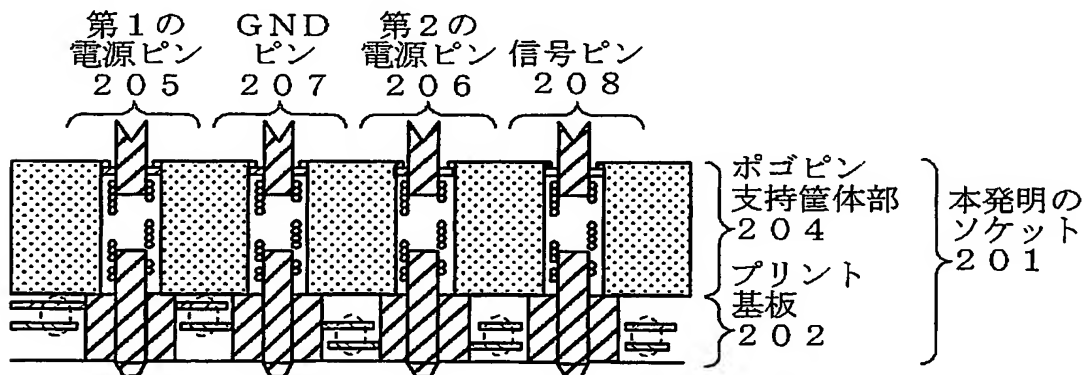
【図 2】



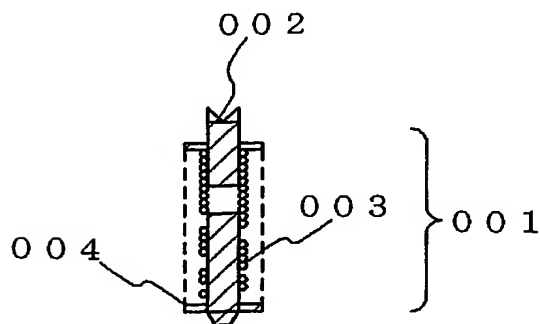
【図 3】



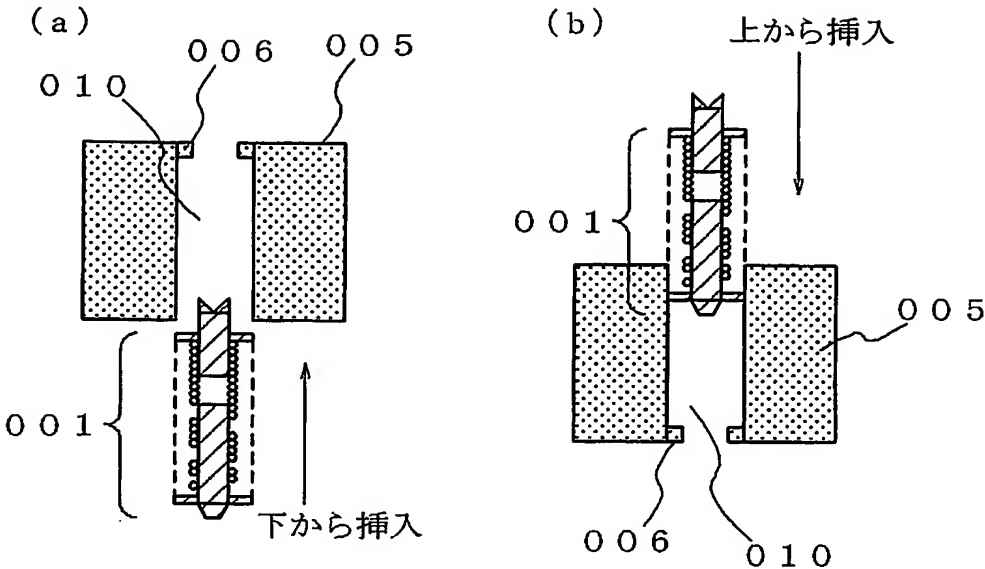
【図 4】



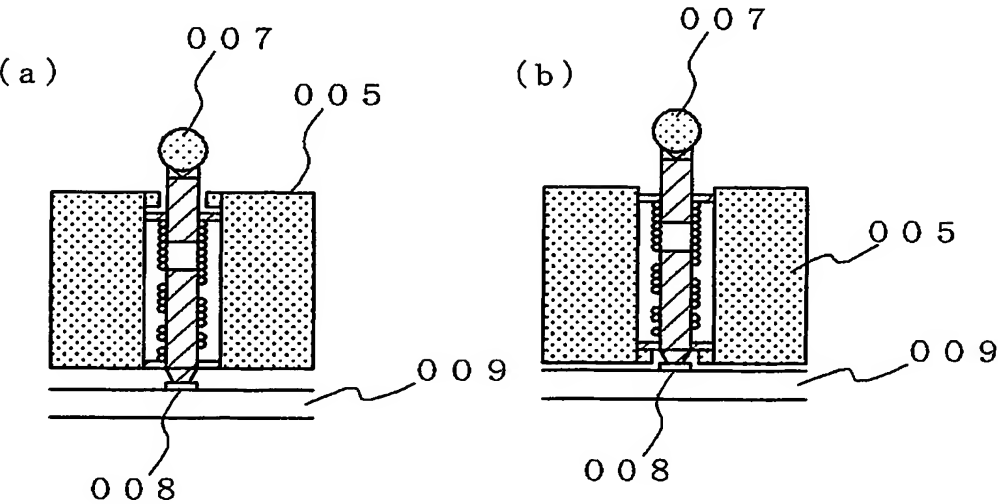
【図 5】



【図 6】



【図 7】



【書類名】 要約書**【要約】**

【課題】 BGAパッケージに組み込まれたLSIのテストの際、電源及びGND電位の変動を緩和するポゴピンタイプのデカップリングコンデンサを内蔵したLSIソケットを提供する。

【解決手段】 内部に一つ以上の電源電圧に対応するデカップリングコンデンサ113が内蔵されているプリント基板102と、プリント基板102を重ね合わせて一体化するポゴピン支持筐体部104と、プリント基板102に開けられたスルーホール109とポゴピン支持筐体部104に開けられた筐体穴114との穴位置を一致させた貫通穴に挿入されるポゴピン103とからなり、プリント基板102は、BGAパッケージに組み込まれたLSIのテストの際に、BGAパッケージと対面するポゴピン支持筐体部104の上面側に配置されるか、又はテストボードと対面するポゴピン支持筐体部104の下面側に配置される。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 2 7 2 9 0 1
受付番号	5 0 3 0 1 1 4 7 3 0 2
書類名	特許願
担当官	第五担当上席 0 0 9 4
作成日	平成 1 5 年 7 月 1 1 日

< 認定情報・付加情報 >

【提出日】 平成 15 年 7 月 10 日



特願 2 0 0 3 - 2 7 2 9 0 1

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 2 3 7]

1. 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

東京都港区芝五丁目 7 番 1 号

氏 名

日本電気株式会社